

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-204784
 (43)Date of publication of application : 22.07.1994

(51)Int.Cl.

H03F 3/60

H01P 5/02

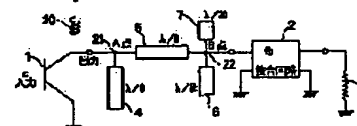
(21)Application number : 05-000903
 (22)Date of filing : 07.01.1993

(71)Applicant : NEC CORP
 (72)Inventor : GOTO NORIO

(54) POWER MATCHING CIRCUIT

(57)Abstract

PURPOSE: To obtain a small-sized harmonic processing circuit applying accurate short-circuit or opening processing to lots of higher harmonic in the matching circuit required for a class F high frequency power amplifier employing a semiconductor device.
 CONSTITUTION: A transmission line 4 whose tip is open and whose length is $1/8$ wavelength of a fundamental wave is connected to the output terminal A point 21 of a transistor (TR) 1, a transmission line 5 whose length is $1/8$ wavelength of the fundamental wave is connected in parallel to the output terminal point A, and one or more kind of a tip open transmission line whose length is $1/4$ wavelength of an odd-number-th higher harmonic is connected to a tip point B. The point A is short-circuited with respect to 2nd, 6th, 10th... harmonics by the transmission line 4. When the point B 22 is short-circuited with respect to odd number order harmonics, the lines 4, 5 form a resonance circuit and the point A is open ($Z = \infty$). Then the matching circuit with respect to the fundamental wave is connected to the point B. Thus, short-circuit or opening processing to lots of harmonic waves required for class F amplification is accurately executed.



LEGAL STATUS

[Date of request for examination] 07.01.1993
 [Date of sending the examiner's decision of rejection]
 [Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
 [Date of final disposal for application]
 [Patent number] 2086850

<http://www1.ipdl.jpo-miti.go.jp/PA1/result/detail/main/wAAAa14578DA406204764P1.htm>

01/01/10

Searching PAJ

[Date of registration] 02.09.1996
 [Number of appeal against examiner's decision of rejection]
 [Date of requesting appeal against examiner's decision of rejection]
 [Date of extinction of right]

02.09.1996

2/2 ページ

Copyright (C); 1998,2000 Japanese Patent Office

資料 2

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平6-204764

(43)公開日 平成6年(1994)7月22日

(51)Int Cl.⁵

識別記号

庁内整理番号

F I

技術表示箇所

H 0 3 F 3/60

8522-5 J

H 0 1 P 5/02

A 8941-5 J

審査請求 有 請求項の数4(全 6 頁)

(21)出願番号 特願平5-903

(22)出願日 平成5年(1993)1月7日

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 後藤 典夫

東京都港区芝五丁目7番1号 日本電気株式会社内

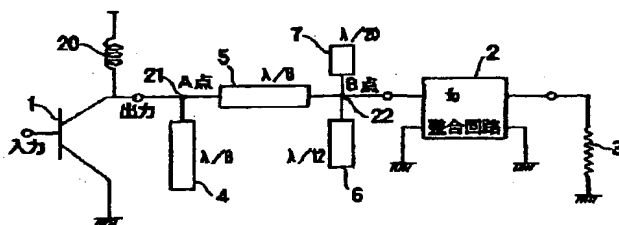
(74)代理人 弁理士 岩佐 義幸

(54)【発明の名称】 電力整合回路

(57)【要約】

【目的】 半導体デバイスを用いた、F級高周波電力増幅器に必要な整合回路に関するもので、なるべく多くの高調波に対し正確な、短絡あるいは開放の処理を行う小型な高調波処理回路の実現方法を示す。

【構成】 トランジスタ1の出力端子A点21に、基本波の $1/8$ 波長の先端開放の伝送線路4を接続し、それと並列に、出力端子A点に、基本波の $1/8$ 波長の伝送線路5を接続し、その先端B点に奇数次高調波の $1/4$ 波長の先端開放伝送線路を1種類以上接続する。伝送線路4によりA点は2次、6次、10次……高調波に対し短絡となる。奇数次高調波に対しB点22が短絡のとき、線路4と線路5は共振回路を形成し、A点でみると開放($Z=\infty\Omega$)となる。さらにB点に基本波に対する整合回路を接続する。



【特許請求の範囲】

【請求項1】トランジスタ増幅器の出力端子A点に、基本波の $1/8$ 波長の先端開放の伝送線を接続し、この伝送線と並列に、前記出力端子A点に、基本波の $1/8$ 波長の伝送線を接続し、この伝送線の先端B点に奇数次高調波の $1/4$ 波長の先端開放伝送線を1種類以上接続し、さらに前記B点に基本波に対する整合回路を接続したことを特徴とする電力整合回路。

【請求項2】トランジスタ増幅器の出力端子A点に、基本波の $1/8$ 波長の先端開放の伝送線を接続し、この伝送線と並列に、前記出力端子A点に、基本波の $1/8$ 波長の伝送線を接続し、この伝送線の先端B点に奇数次高調波の $1/4$ 波長の先端開放伝送線を1種類以上接続し、さらに前記B点に基本波の $1/8$ 波長の先端を高周波的に短絡した伝送線を接続し、さらに前記B点に基本波に対する整合回路を接続したことを特徴とする電力整合回路。

【請求項3】トランジスタ増幅器の出力端子A点に、基本波の $1/8$ 波長の先端開放の伝送線を接続し、この伝送線と並列に、前記出力端子A点に、基本波の $1/8$ 波長の伝送線を接続し、この伝送線の先端B点に奇数次高調波の $1/4$ 波長の先端開放伝送線を1種類以上接続し、さらに前記B点に基本波の $1/16$ 波長の先端開放伝送線を接続し、さらに前記B点に基本波に対する整合回路を接続したことを特徴とする電力整合回路。

【請求項4】トランジスタ増幅器の出力端子A点に、基本波の $1/4$ 波長より短い先端開放の伝送線を接続し、この伝送線と並列に、前記出力端子A点に、基本波の $1/4$ 波長から前記伝送線の長さを差し引いた長さの伝送線を接続し、この伝送線の先端B点に奇数次高調波の $1/4$ 波長の先端開放伝送線を1種類以上接続し、さらに前記B点に基本波に対する整合回路を接続したことを特徴とする電力整合回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は半導体デバイスを用いた、F級動作を実現する高周波電力増幅器で必要となる整合回路に関するものである。

【0002】

【従来の技術】トランジスタを用いたマイクロ波パワーアンプモジュールにおいては、B級モード等と、高調波の発生を調整する高調波トラップ（高調波処理回路）とを使用することにより、アンプ効率を高められることが知られている。アンプ効率の理想的極限としてはF級増幅（効率100%）があり、これは、トランジスタの出力端子に接続される負荷が基本波に対しては整合、すべての偶数次高調波に対しては短絡、すべての奇数次高調波に対しては解放である場合に実現される（D. M. Snider "A Theoretical Analy-

sis and Experimental Confirmation of the Optimally Loaded and Overdriven RF Power Amplifier" IEEE Trans. on Electron Devices ED-14 pp. 851-857 1967を参照）。

【0003】F級増幅器において、これら高調波に対する処理は実際には、高調波が無数個存在することからかなり煩雑な場合もある。

【0004】図6には、偶数次高調波に対しての、短絡処理の従来例を示す。ここではトランジスタ増幅器1（図ではエミッタ接地のNPNバイポーラトランジスタ）の出力端子21（コレクタ）に基本波の $1/4$ 波長（図中、 λ は基本波の波長を示す）の伝送線9を接続したもので、その先端は容量10で高周波的に接地短絡されている。この線路は $2n$ 次高調波に対しては $n \cdot 1/2$ 波長の線路となるため、結局トランジスタ出力端子21は偶数次高調波に対して短絡となる。しかし基本波の $1/4$ 波長の線路は、RFの周波数によってはかなり大きくなるのが問題となる場合もある。例えば誘電率10程度の基板上では、1GHz程度の周波数で線路長は2cm程度にもなる。

【0005】なお、図中20はチョークコイルであり、点21の先には、基本波 f_0 に対する整合回路2が接続され、負荷3への整合調整が行われる。

【0006】図7には奇数次高調波に対しての開放処理の従来例を示す。これは、3次と5次の高調波に対する処理が可能な構成である。5次波に対しては線路13が先端開放の $1/4$ 波長となり点23が短絡となり、線路12が $1/4$ 波長であるからトランジスタ1からの出力端点21は開放となる。また3次波に対しては線路15が先端開放の $1/4$ 波長となり点24が短絡となり、線路12と線路14を合わせた長さは3次波に対して $1/4$ 波長であるから、出力端点21はやはり開放となる。しかしながらこの3次波の場合、線路12と14をつないだ線路の中間から線路13が分岐しているため、線路12と14とをつないだものは正確な $1/4$ 波長線路とはならず、点21も正確な開放とはならないのが問題となる。同様な考え方で線路12の中間を分岐させることで、7次、9次等の開放処理も行えるが、やはり、それも正確な開放とはならない。また、奇数次の処理はそれぞれの高調波に対して、線路13や15のように個別に線路を付加しなければならず、すべての奇数次高調波に対しての開放処理を行うことは困難である。

【0007】図6の偶数次用回路と図7の奇数次用回路を組み合わせて、F級増幅器を構成できる。

【0008】またそのほかに、2次と3次の高調波だけに限っていえば、図8のような構成でも良い。3次波に対しては線路17が先端開放の $1/4$ 波長となり点25が短絡となり、線路16が $1/4$ 波長であるからトラン

ジスタ1の出力端点21は開放となる。2次波に対しては線路19が先端開放の $1/4$ 波長となり点26が短絡となり、線路16と線路18をつないだものが $1/2$ 波長であるから点21は短絡となる。しかしながらこの場合も、線路16と18をつないだ線路の中間から線路17が分岐しているため、線路16と18をつないだものは正確な $1/2$ 波長線路とはならず、点21も正確な短絡とはならないのが問題となる。さらにこの場合基本波の $1/4$ 波長という比較的大きな線路を用いることも問題となる。

【0009】

【発明が解決しようとする課題】従って上述したように、従来例のF級増幅器用整合回路は、高調波処理のための線路が大きかったり、特定の高調波に対する開放あるいは、短絡が正確でないという問題点を有していた。

【0010】本発明の目的は、小型で、複数の偶数次と奇数次の高調波に対しての正確な短絡、開放処理を行う、F級増幅器用の整合回路を提供することにある。

【0011】

【課題を解決するための手段】本発明の電力整合回路は、トランジスタ増幅器の出力端子A点に、基本波の $1/8$ 波長の先端開放の伝送線を接続し、この伝送線と並列に、前記出力端子A点に、基本波の $1/8$ 波長の伝送線を接続し、この伝送線の先端B点に奇数次高調波の $1/4$ 波長の先端開放伝送線を1種類以上接続し、さらに前記B点に基本波に対する整合回路を接続したことを特徴とする。

【0012】また、本発明の電力整合回路は、トランジスタ増幅器の出力端子A点に、基本波の $1/8$ 波長の先端開放の伝送線を接続し、この伝送線と並列に、前記出力端子A点に、基本波の $1/8$ 波長の伝送線を接続し、この伝送線の先端B点に奇数次高調波の $1/4$ 波長の先端開放伝送線を1種類以上接続し、さらに前記B点に基本波の $1/8$ 波長の先端を高周波的に短絡した伝送線を接続し、さらに前記B点に基本波に対する整合回路を接続したことを特徴とする。

【0013】また、本発明の電力整合回路は、トランジスタ増幅器の出力端子A点に、基本波の $1/8$ 波長の先端開放の伝送線を接続し、この伝送線と並列に、前記出力端子A点に、基本波の $1/8$ 波長の伝送線を接続し、この伝送線の先端B点に奇数次高調波の $1/4$ 波長の先端開放伝送線を1種類以上接続し、さらに前記B点に基本波の $1/16$ 波長の先端開放伝送線を接続し、さらに前記B点に基本波に対する整合回路を接続したことを特徴とする。

【0014】また、本発明の電力整合回路は、トランジスタ増幅器の出力端子A点に、基本波の $1/4$ 波長より短い先端開放の伝送線を接続し、この伝送線と並列に、前記出力端子A点に、基本波の $1/4$ 波長から前記伝送線の長さを差し引いた長さの伝送線を接続し、

この伝送線の先端B点に奇数次高調波の $1/4$ 波長の先端開放伝送線を1種類以上接続し、さらに前記B点に基本波に対する整合回路を接続したことを特徴とする。

【0015】

【実施例】図1は本発明の実施例の一つを示すもので、トランジスタの出力端点21が、偶数次は2次、6次、……高調波に対して短絡、奇数次は3次と5次について開放となるような構成となっている。

【0016】図1において、トランジスタの出力端点21(A点)にはまず、基本波の $1/8$ 波長の先端開放の伝送線4が接続されている。これは、偶数次高調波のうちの2次波、6次波、10次波……に対して、それぞれ $1/4$ 波長、 $3/4$ 波長、 $5/4$ 波長……となり点21を短絡($Z=0$)にする。

【0017】また、この線路4は、奇数次高調波すなわち3次波、5次波、7次波……に対してはそれぞれ $3/8$ 波長、 $5/8$ 波長、 $7/8$ 波長となることから、点21からみて、それぞれ jZ_0 、 $-jZ_0$ 、 jZ_0 、……のインピーダンスを与えることとなる。ここで Z_0 は伝送線の特性インピーダンスである。さらに、出力端点21には、基本波の $1/8$ 波長の伝送線5が接続されている。もしもその先端の点22(B点)が、奇数次高調波に対して短絡になっていれば、これは3次波、5次波、7次波……に対して、点21からみて、それぞれ $-jZ_0$ 、 jZ_0 、 $-jZ_0$ 、……のインピーダンスを与えることとなる。従って点22が特定の奇数次波に対して短絡であれば、線路4と線路5は共振回路を形成し、点21は開放($Z=\infty$)となる。

【0018】点22(B点)を特定の奇数次高調波に対して短絡にするには、点22にそれぞれの奇数次高調波の $1/4$ 波長の先端開放線路(図1の例では線路6、7等)を接続すればよい。

【0019】点22(B点)の先には、基本波 f_0 に対する整合回路2が接続される。線路4、5、6、7等をトランジスタとの間に挿入したことにより、当然ながら基本波の整合に影響が及ぼされるが、この整合回路2によりそれも含めた状態で負荷3への整合調整が行われる。

【0020】さて、以上の構成でかなりの種類の高調波を処理することができるが、4次波、8次波、12次波……に対しては、短絡処理がなされていない。

【0021】図2も本発明の実施例を示すもので、トランジスタの出力端点21は、すべての偶数次高調波に対して短絡、奇数次は3次と5次について開放となるような構成となっている。

【0022】図2の構成は、図1のものに加えて、点22(B点)に基本波の $1/8$ 波長の先端を高周波的に短絡した線路(伝送線11および容量10)を接続したもので、4次波、8次波、12次波……に対して、それ

それ1/2波長、1波長、3/2波長であるから点22を短絡にする。線路5も、4次波、8次波、12次波に対してそれぞれ1/2波長、1波長、3/2波長であるから、トランジスタの出力端点21も短絡となる。

【0023】図3も本発明の実施例を示すもので、図1の場合に加えて、4次高調波に対しての短絡の条件も満たすようになっている。このようにしても、比較的低次の4次波の短絡条件を満足することもできる。点22に4次波の1/4波長（基本波の1/16波長）の先端開放の線路8を接続して点22を短絡にすれば、線路5は4次波に対して1/2波長であるから、トランジスタ1の出力端点21も短絡となるわけである。

【0024】図4も本発明の実施例を示すもので、トランジスタの出力端点21は、奇数次の3次と5次について開放となるような構成となっている。図4は1/8波長以外の線路を使用して、奇数次高調波の開放処理を行うための構成である。図4において、トランジスタ1の出力端点21（A点）にはまず、長さa（基本波の1/4波長以下）の先端開放の伝送線路31が接続されている。この線路31は、奇数次高調波すなわち3次波、5次波、7次波……に対しては、点21からみて、それぞれ $-jZ_0 \cot(3a \cdot 2\pi/\lambda)$ 、 $-jZ_0 \cot(5a \cdot 2\pi/\lambda)$ 、 $-jZ_0 \cot(7a \cdot 2\pi/\lambda)$ 、……のインピーダンスを与えることとなる。ここで λ は基本波の波長である。さらに、出力端点21には、長さ $\lambda/4 - a$ の伝送線路32が接続されている。もしもその先端の点22（B点）が、奇数次高調波に対して短絡になっていれば、これは3次波、5次波、7次波……に対して、点21からみて、それぞれ $jZ_0 \tan(3(\lambda/4 - a) \cdot 2\pi/\lambda) = jZ_0 \cot(3a \cdot 2\pi/\lambda)$ 、 $jZ_0 \cot(5a \cdot 2\pi/\lambda)$ 、 $jZ_0 \cot(7a \cdot 2\pi/\lambda)$ 、……のインピーダンスを与えることとなる。従って点22が特定の奇数次波に対し短絡であれば、線路31と線路32は共振回路を形成し、点21は開放（ $Z = \infty$ ）となる。

【0025】点22（B点）を特定の奇数次高調波に対して短絡にする方法は、図1の場合と同じである。

【0026】図5は本発明の図1の実施例を従来例の図6の偶数次短絡回路と組み合わせたもので、このように本発明を実施することでも、トランジスタの出力端点21は、すべての偶数次高調波に対して短絡、奇数次は3次と5次について開放となるような構成とすることができる。これは、線路9が奇数次高調波に対しては開放であるので、図1の回路に対して奇数次の時には何も影響を及ぼさないためである。ただしこの場合は、従来例回路による線路9が基本波の1/4波長と比較的長いのが問題となる場合もある。

【0027】さらに図5と同様のやり方で、本発明の図4の実施例を従来例の図6の偶数次短絡回路と組み合わせて使用することも可能である。これにより、トランジ

スタの出力端点21は、すべての偶数次高調波に対して短絡、奇数次は3次と5次について開放となるような構成とすることができる。

【0028】また、以上は本発明の回路をトランジスタの出力端子に接続した場合の説明であったが、同じものをトランジスタの入力端子に接続して、入力側の高調波処理に使用することもできる。

【0029】

【発明の効果】以上示したように、本発明によれば、基本波の1/8波長程度以下という、比較的短い伝送線路を用いて、F級増幅に必要な、高調波に対する短絡、開放処理をかなりの次数の高調波まで正確に行うことができる。従って、従来のF級増幅器よりも小型で、高効率化をはかることができ、携帯電話等の機器の小型化、低消費電力化に役立てることができる。

【図面の簡単な説明】

【図1】本発明の実施例を示す構成図である。

【図2】本発明の実施例を示す構成図である。

【図3】本発明の実施例を示す構成図である。

【図4】本発明の実施例を示す構成図である。

【図5】本発明の実施例を示す構成図である。

【図6】従来例の偶数次高調波短絡回路を示す構成図である。

【図7】従来例の奇数次高調波開放回路を示す構成図である。

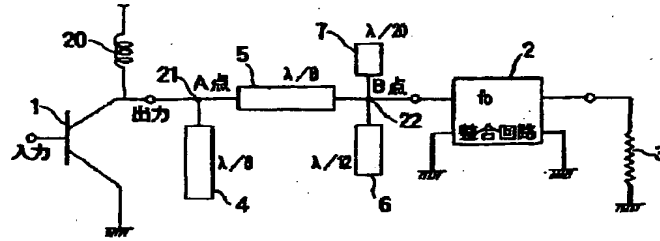
【図8】従来例の2次、3次高調波の処理回路を示す構成図である。

【符号の説明】

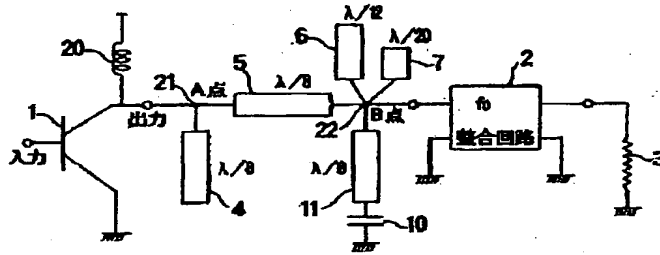
- 1 トランジスタ
- 2 基本波に対する整合回路
- 3 負荷
- 4 1/8波長（基本波の）先端開放線路
- 5 1/8波長線路
- 6 1/12波長先端開放線路
- 7 1/20波長先端開放線路
- 8 1/16波長先端開放線路
- 9 1/4波長線路
- 10 容量
- 11 1/8波長線路
- 12 1/20波長線路
- 13 1/20波長先端開放線路
- 14 1/30波長線路
- 15 1/12波長先端開放線路
- 16 1/12波長線路
- 17 1/12波長先端開放線路
- 18 1/6波長線路
- 19 1/8波長先端開放線路
- 20 チョークコイル
- 21, 22, 23, 24, 25, 26 回路のノード点
- 31 先端開放線路

32 伝送線路

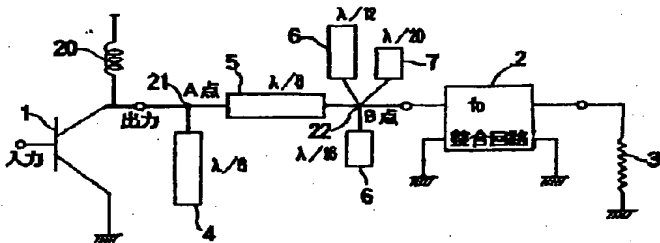
【図1】



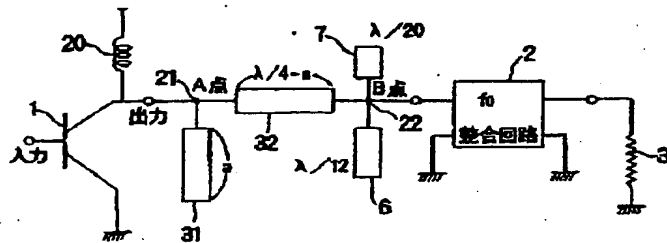
【図2】



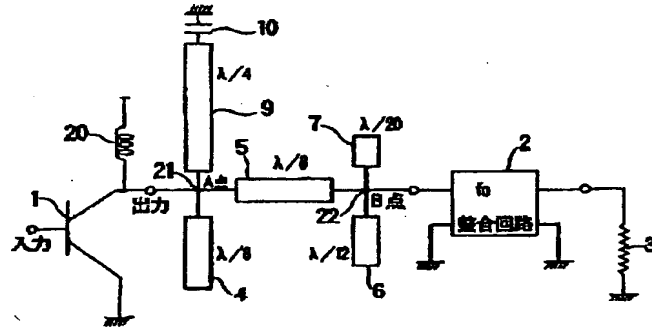
【図3】



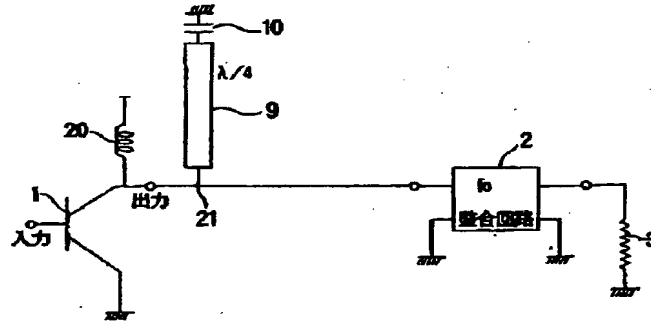
【図4】



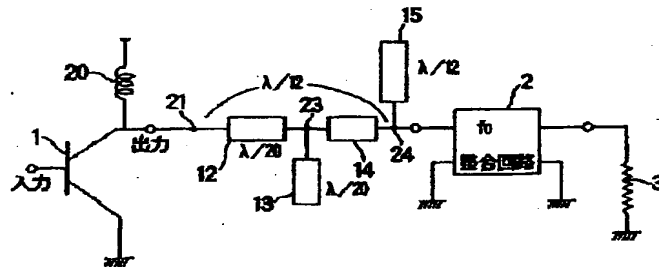
【図5】



【図6】



【図7】



【図8】

